



**CDT5456
PIR 控制器**

● **產品說明(General Description)**

CDT5456 為 PIR 偵測器，需搭配焦電式紅外線感測元件使用。CDT5456 使用主動式帶通濾波器以及除彈跳電路以防止雜訊對 PIR 信號的干擾。當有效的 PIR 信號輸入後 Relay 以及 Triac 被啟動，經過一段延遲時間後關閉，此延遲時間可由 TCI 上的外接電阻作調整。CDT5456 具有光線感測功能，可設定只有在夜間才能啟動 Relay 及 Triac 輸出。

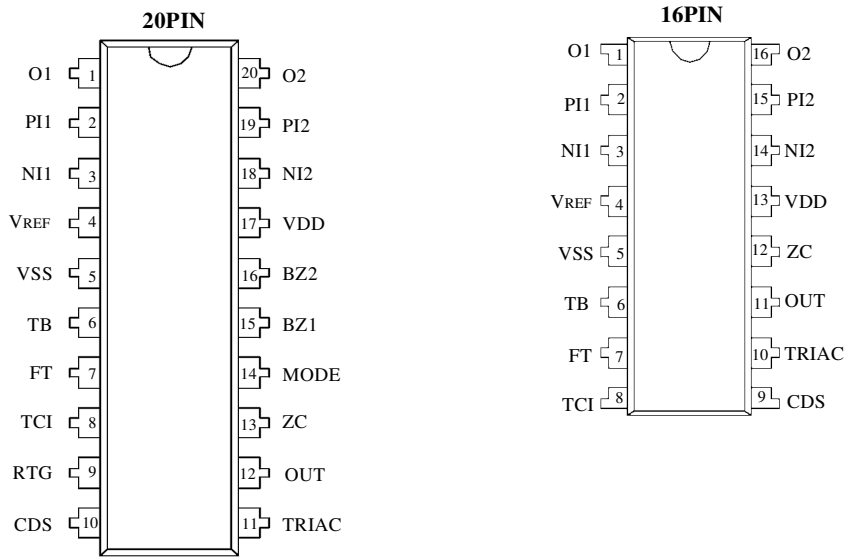
● **產品特性(Features)**

- 低功率損耗
- 內建具溫度補償之參考電源
- Relay 開啟時間可調整
- 抗雜訊能力強
- 暖機時間 60 秒
- 16/20 Pin SOP 及 DIP 封裝
- 可同時控制 Relay 及 Triac
- 具有開啟/關閉輸出以及 PIR 偵測三種模式可設定(需 20 Pin 封裝)
- 可接 Buzzer 使用(需 20 Pin 封裝)
- 操作電壓 2.2~5.5V

● **產品應用(Applications)**

- 自動照明設備
- 動態偵測系統
- 保全系統

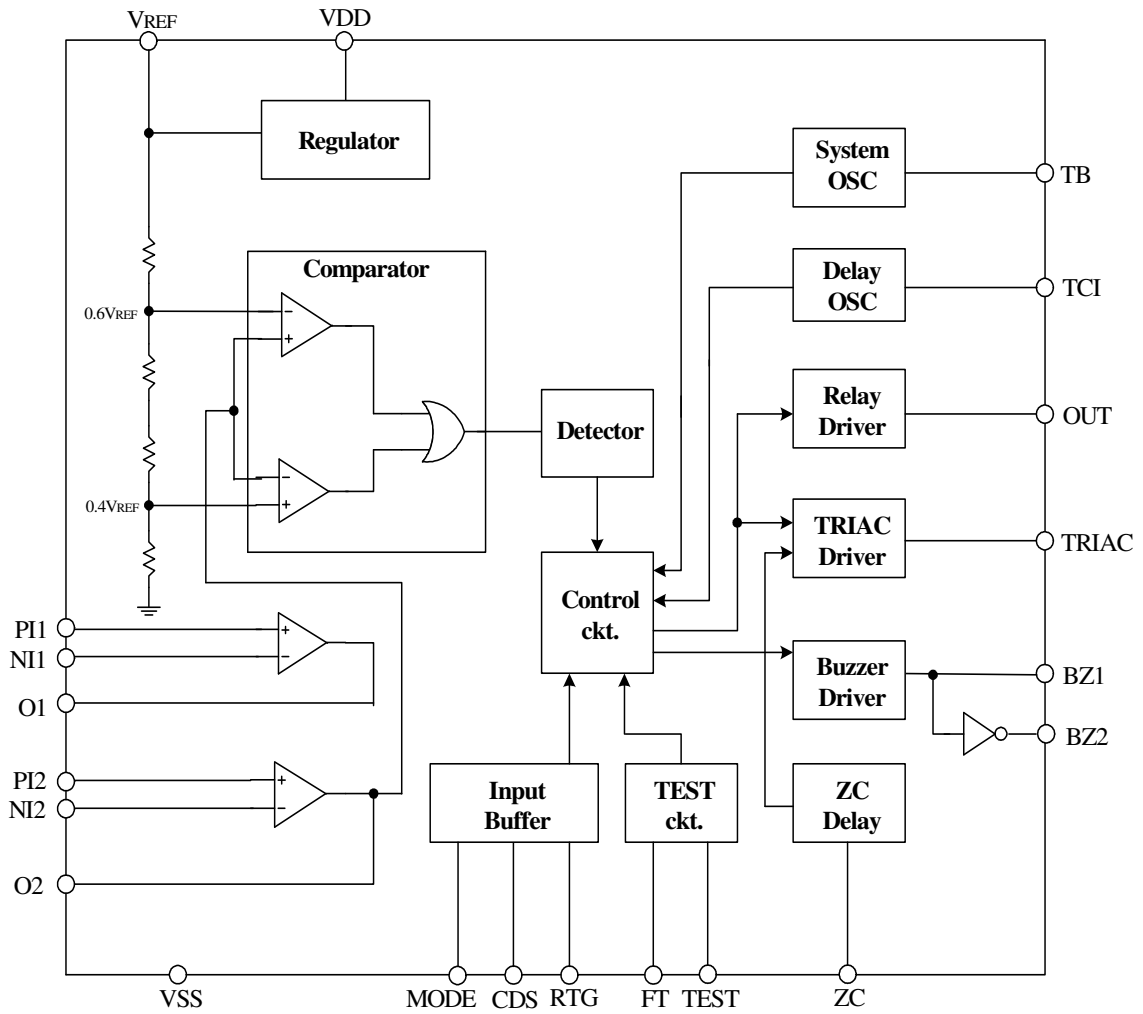
● 腳位圖(Pin Assignment)



● 腳位說明(Pin Description)

Pin No.		Pin_Name	I/O	功能描述
16Pin	20Pin			
1	1	O1	O	OP1 輸出端
2	2	PI1	I	OP1 非反相端
3	3	NI1	I	OP1 反相端
4	4	VREF	O	帶差參考電壓源輸出
5	5	VSS	P	電源負端
6	6	TB	I	系統振盪頻率調整
7	7	FT	I	開機快速測試
8	8	TCI	I	延遲振盪頻率調整
	9	RTG	I	再觸發功能 ON/OFF 設定
9	10	CDS	I	外接 CDS 元件用
10	11	TRIAC	O	Triac 輸出控制
11	12	OUT	O	Relay 輸出控制
12	13	ZC	I	ZC 信號輸出
	14	MODE	I	強制開啟/關閉輸出或 PIR 偵測模式選擇
	15	BZ1	O	Buzzer 控制 1
	16	BZ2	O	Buzzer 控制 2
13	17	VDD	P	電源正端
14	18	NI2	I	OP2 反相端
15	19	PI2	I	OP2 非反相端
16	20	O2	I	OP2 輸出端

● 方塊圖(Block Diagram)



● **最大額定範圍(Absolute Maximum Ratings)**

- Supply Voltage ----- -0.3V to 7.0V
- Input Voltage ----- $V_{SS}-0.3$ to $V_{DD}+0.3$
- Operating Temperature ----- -20°C to 70°C
- Storage Temperature----- -50°C to 125°C

* Note : Stresses above those listed may cause permanent damage to the devices.

● **Op Amp 特性(Characteristics of Operational Amplifier)**

($V_{DD}=5V$)

ITEM.	Min.	Typ.	Max.	Units
Input bias current			10	nA
Input offset current			10	nA
Input offset voltage			5	mV
Output swing voltage			0.8 V_{DD}	
Low frequency open loop gain	100			dB
Common mode rejection ratio	70			dB
Power Supply rejection ratio	80			dB
3dB frequency			100	KHz

● **電氣特性(Electrical Characteristics)**

($V_{DD}=5V$, $T_A = 25^\circ C$, unless otherwise specified)

Symbol	Parameter	Condition	Min.	Typ.	Max.	Units
V_{DD}	Supply voltage		2.2		5.5	V
V_{REF}	Regulated voltage	$V_{DD} > 3.5V$ (#1)	3.0	3.2	3.4	V
I_{STB}	Standby Current	$V_{DD} = 5V$, OSC OFF		30	40	μA
I_{DD}	Operating Current	No load, OSC ON		300		μA
I_{OL1}	Sink current (OUT)	$V_{DD} = 5V$, $V_{OL} = 1V$			15	mA
I_{OH1}	Source current (OUT)	$V_{DD} = 5V$, $V_{OH} = 4V$			7	mA
I_{OL2}	Sink current (TRIAC)	$V_{DD} = 5V$, $V_{OL} = 1.2V$			50	mA
I_{OH2}	Source current(TRIAC)	$V_{DD} = 5V$, $V_{OH} = 3.8V$			16	mA
F_{TB}	Time base frequency	$R_{TB} = 390K$, $C = 1nF$		4		KHz
F_{TCI}	Delay time frequency	$R_{TCI} = 390K$, $C = 1nF$		4		KHz
V_{IH1}	CDS input high voltage (CDS)	$V_{DD} = 5V$	1.4	1.7	2.1	V
V_{IL1}	CDS input low voltage (CDS)	$V_{DD} = 5V$	0.7	0.9	1.1	V
V_{IH2}	W.C. input high voltage (W.C.) (#2)			$0.6V_{REF}$		V
V_{IL2}	W.C. input low voltage (W.C.)			$0.4V_{REF}$		V

#1 When $V_{DD} < 3.5V$, $V_{REF}=V_{DD}$

#2 W.C. : Window Comparator

● 功能說明(Function Description)

(1). 開機延遲時間：

在系統投入電源後，主動濾波器需要數十秒的時間完成運算放大器的直流架設，因此為了避免誤動作產生在這段時間關閉所有輸出，CDT5456 設定開機延遲時間為 60 秒，FT Pin 接 VDD 時，會使 IC 進入快速測試模式(用於生產測試)，可以縮短延遲時間到 1 秒，平常使用必須保持空接。

(2). TB,TCI：可由外接電阻、電容調整振盪頻率。

TB 的振盪頻率須在 4 KHz 附近，以確定開機延遲時間、Buzzer 及 Triac 輸出信號正常。TCI 的振盪頻率與輸出延遲時間有關，其關係可參考下面表格：

(V_{DD}=5V)

C R	50P	101	102	103	104
20K	0.6 秒	1 秒	10 秒	1.5 分	13 分
2M	40 秒	1 分	10 分	1.5 時	13 時

(3). CDS 之輸出電壓由光敏電阻決定：

CDS 電壓小於 0.9V 時判斷為白天，關閉所有輸出。
CDS 電壓大於 1.7V 時判定為晚上，允許輸出動作。
不使用光敏電阻的話，可將 CDS 腳連接到 VDD。

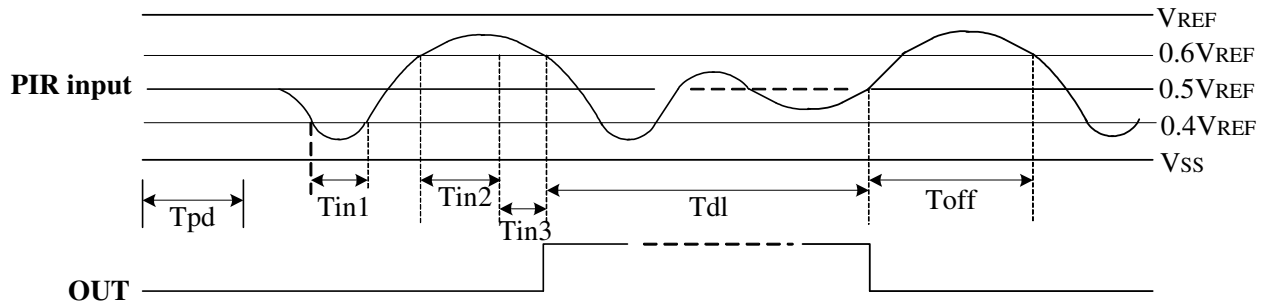
(4). RTG：

RTG 空接：為再觸發模式，在輸出延遲時只要有 PIR 信號輸入延遲時間重新計算。
RTG 連接 VDD：須等輸出信號關閉後才可重新觸發。

(5). MODE：為三態輸入

MODE 接 VDD：Relay 與 Triac 永遠為動作狀態。
MODE 接 VSS：Relay 與 Triac 關閉。
MODE 空接：Relay 與 Triac 受 PIR 輸入信號控制。

● 時序圖(Timing Diagram)



Tpd : 開機延遲 1 分鐘。

Tin1 : PIR 信號長度小於 0.2 秒時，系統無反應。

Tin2 : PIR 信號長度大於 0.2 秒時，視為有效輸入信號。

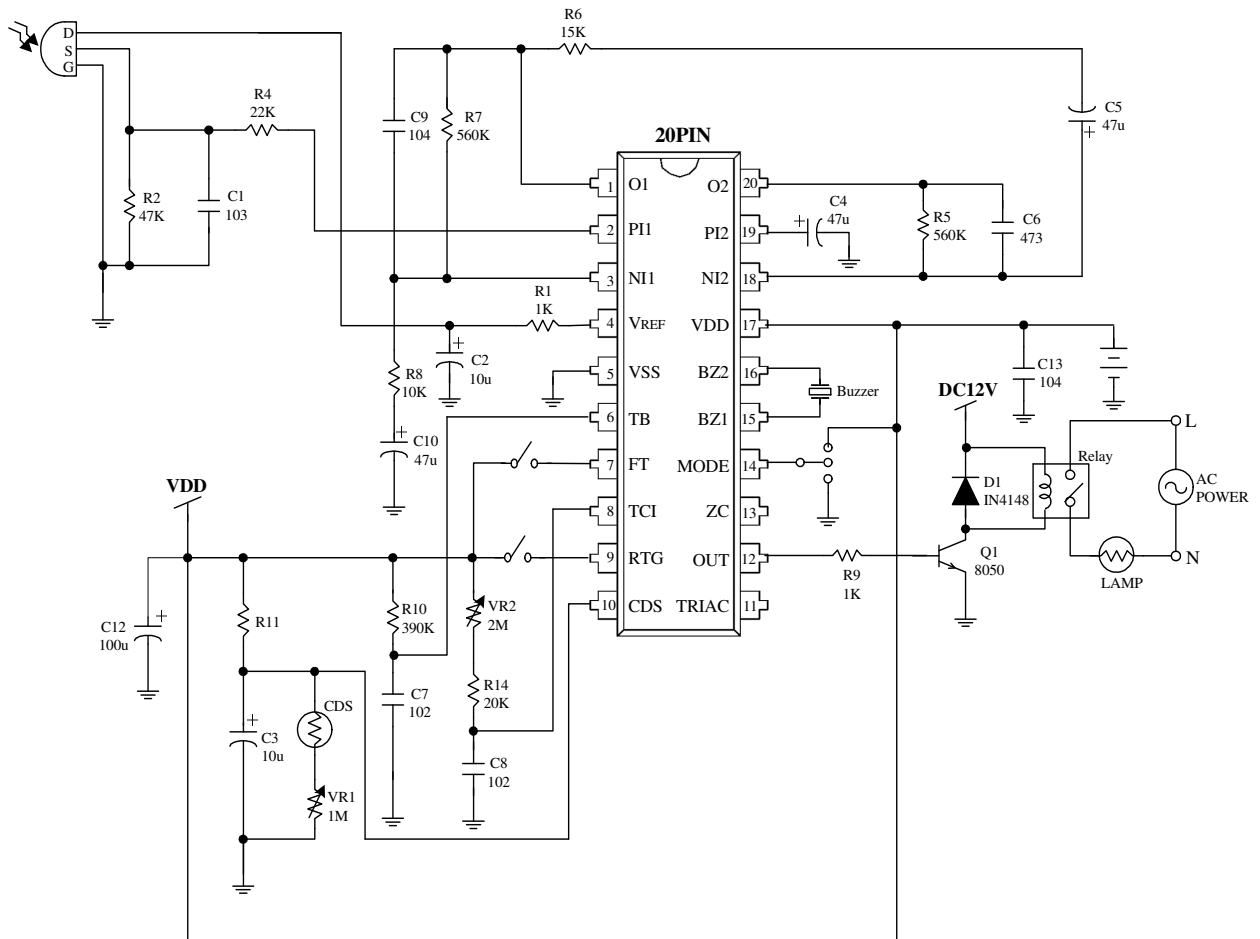
Tin3 : 信號確認後，延遲 0.8 毫秒。

Td1 : 輸出延遲 245760 個 TCI Clock。

Toff : 輸出被關閉後，1 秒內不接受任何 PIR 輸入信號。

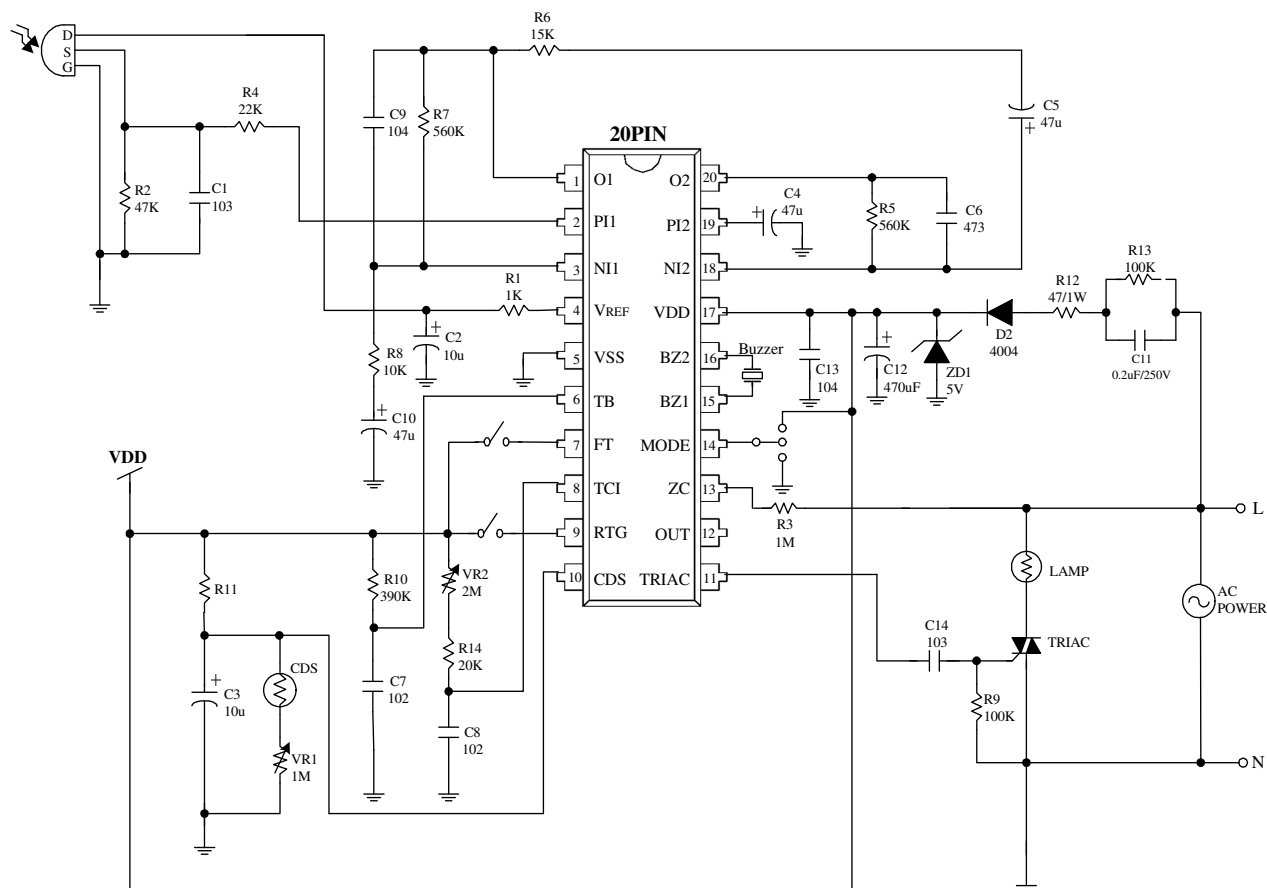
● 應用線路圖(Application Circuit)

(1). 20PIN DC : (應用於 $V_{DD} > 3.4V$)



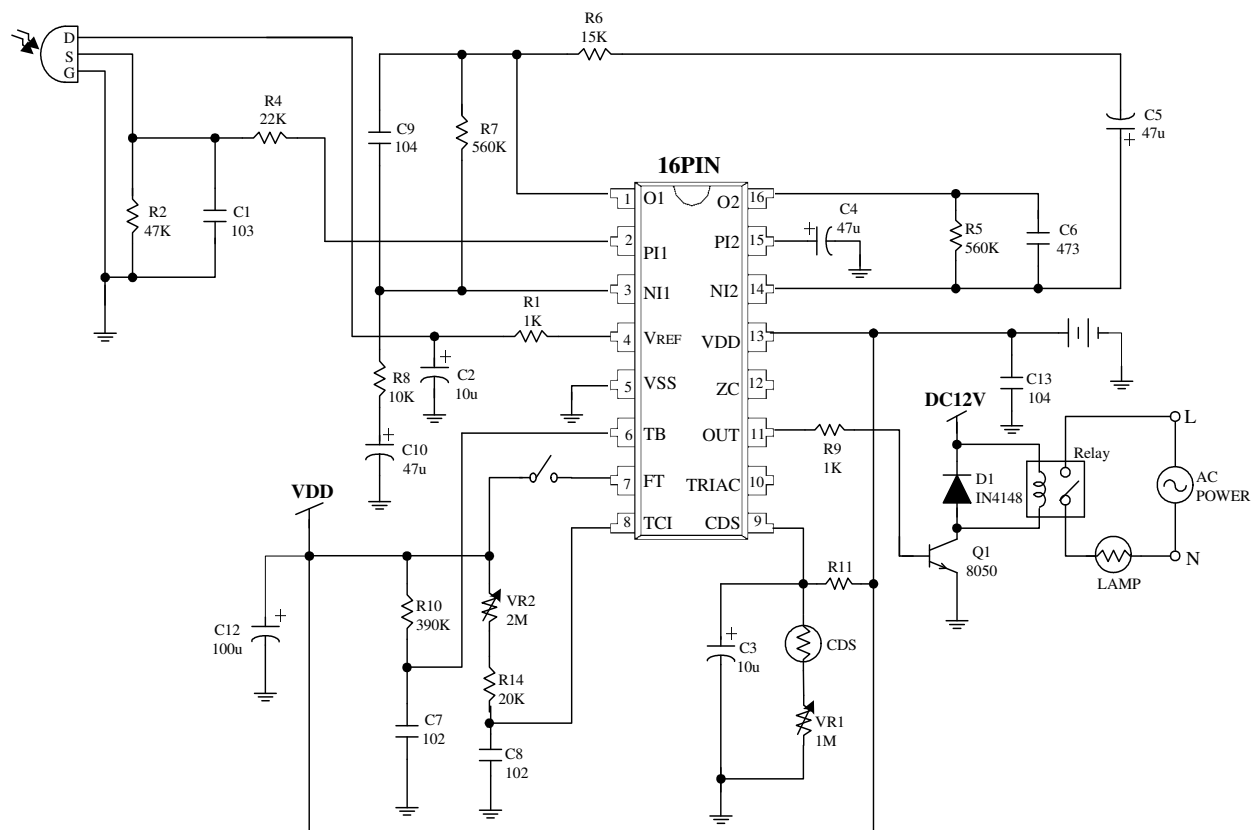
- ※ (1). R11 電阻值須隨各家 CDS 特性不同而調整。
- (2). R5 電阻值越大偵測距離越遠，但也更容易受雜訊干擾。
- (3). 此 TCI 之元件設定可使輸出延遲時間隨 VR 調整，而維持在 12 秒到 10 分鐘之間。
- (4). 有應用於 $V_{DD} < 3.4V$ 以下需求請另洽本公司。
- (5). FT Pin 接 VDD 時，會使 IC 進入快速測試模式(用於生產測試)，可以縮短延遲時間到 1 秒，平常使用必須保持空接。
- (6). PCB Layout 建議：R5, R7, C6, C9 靠近 IC 旁，R6, C5 PCB 走線縮短較為理想。

(2). 20PIN AC :



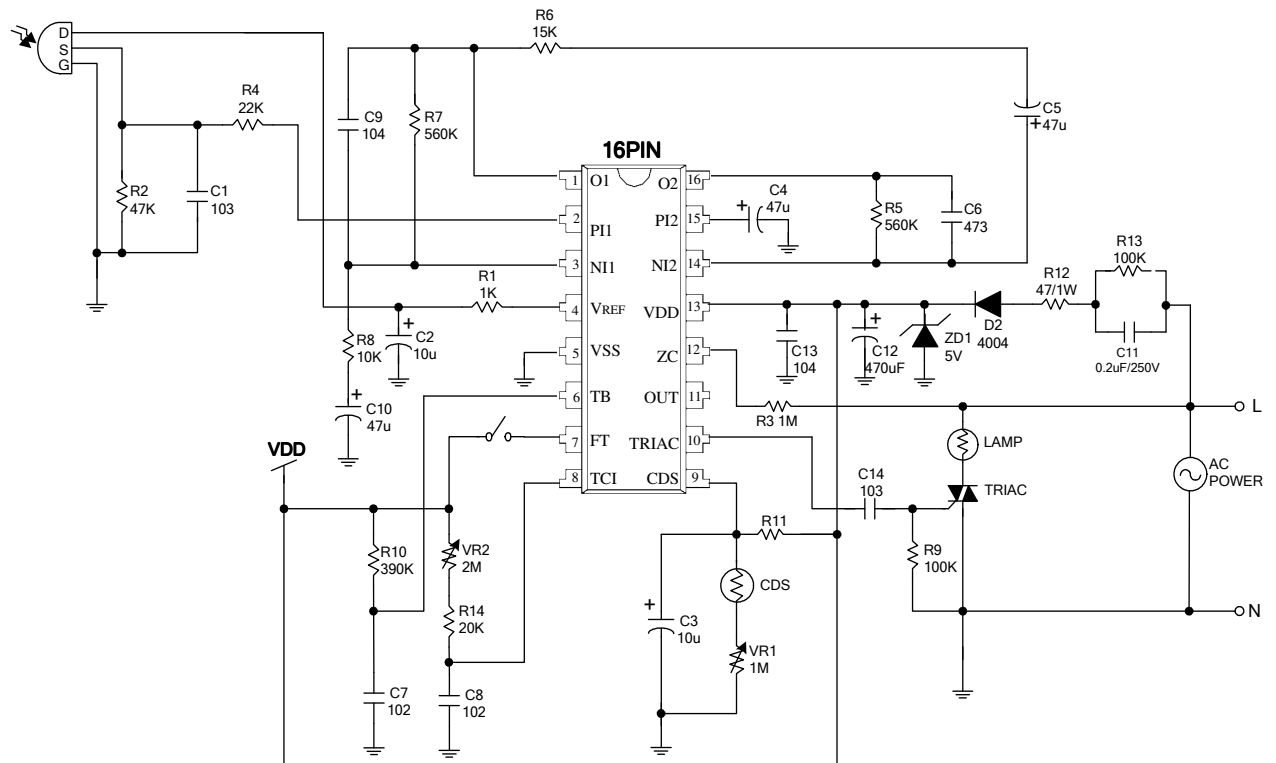
- ※ (1). R11 電阻值須隨各家 CDS 特性不同而調整。
- (2). R5 電阻值越大偵測距離越遠，但也更容易受雜訊干擾。
- (3). 此 TCI 之元件設定可使輸出延遲時間隨 VR 調整，而維持在 12 秒到 10 分鐘之間。
- (4). FT Pin 接 VDD 時，會使 IC 進入快速測試模式(用於生產測試)，可以縮短延遲時間到 1 秒，平常使用必須保持空接。
- (5). PCB Layout 建議：R5,R7,C6,C9 靠近 IC 旁，R6,C5 PCB 走線縮短較為理想。

(3). 16PIN DC : (應用於 $V_{DD} > 3.4V$)



- ※ (1). R11 電阻值須隨各家 CDS 特性不同而調整。
- (2). R5 電阻值越大偵測距離越遠，但也更容易受雜訊干擾。
- (3). 此 TCI 之元件設定可使輸出延遲時間隨 VR 調整，而維持在 12 秒到 10 分鐘之間。
- (4). 有應用於 $V_{DD} < 3.4V$ 以下需求請另洽本公司。
- (5). FT Pin 接 VDD 時，會使 IC 進入快速測試模式(用於生產測試)，可以縮短延遲時間到 1 秒，平常使用必須保持空接。
- (6). PCB Layout 建議：R5, R7, C6, C9 靠近 IC 旁，R6, C5 PCB 走線縮短較為理想。

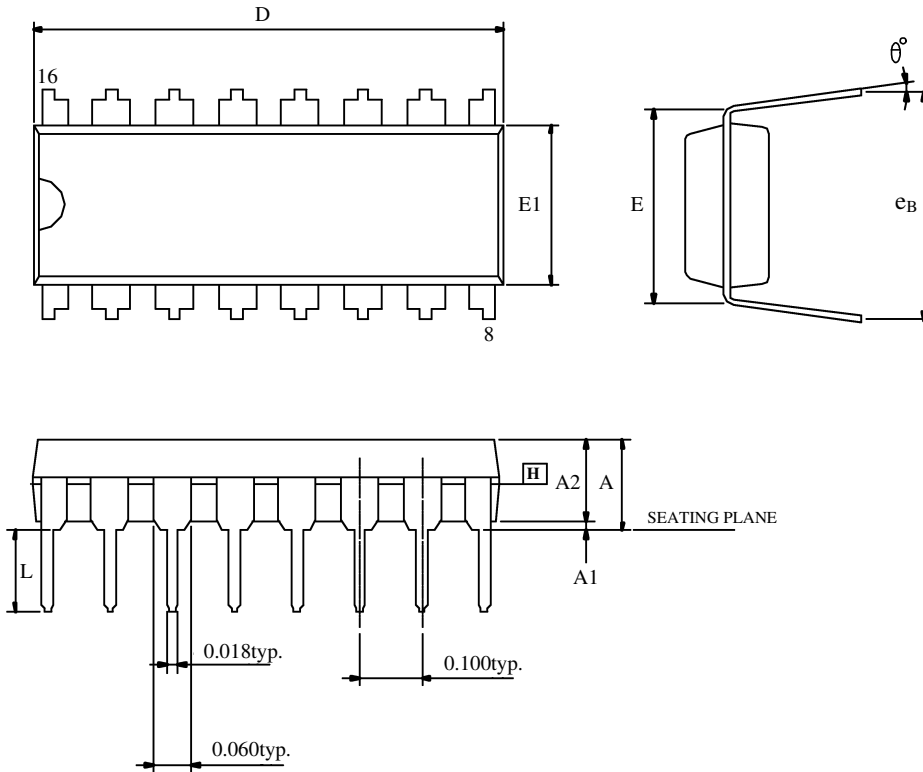
(4). 16PIN AC :



- ※ (1). R11 電阻值須隨各家 CDS 特性不同而調整。
- (2). R5 電阻值越大偵測距離越遠，但也更容易受雜訊干擾。
- (3). 此 TCI 之元件設定可使輸出延遲時間隨 VR 調整，而維持在 12 秒到 10 分鐘之間。
- (4). FT Pin 接 VDD 時，會使 IC 進入快速測試模式(用於生產測試)，可以縮短延遲時間到 1 秒，平常使用必須保持空接。
- (5). PCB Layout 建議：R5,R7,C6,C9 靠近 IC 旁，R6,C5 PCB 走線縮短較為理想。

● 封裝外觀圖(Package Information)

• 16-pin DIP outline dimensions



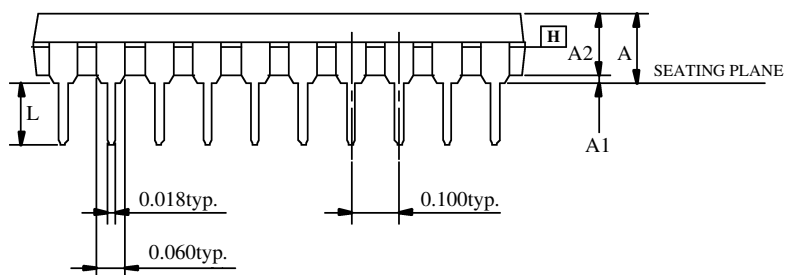
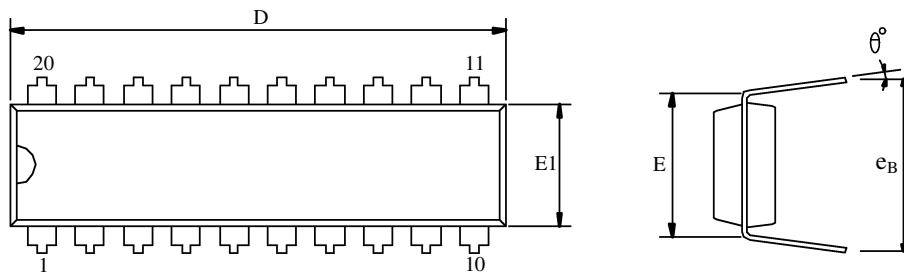
Symbols	MIN.	NOR.	MAX.
A	—	—	0.210
A1	0.015	—	—
A2	0.125	0.130	0.135
D	0.735	0.755	0.775
E	0.300 BSC.		
E1	0.245	0.250	0.255
L	0.115	0.130	0.150
e_B	0.335	0.355	0.375
θ^0	0	7	15

UNIT : INCH

NOTES.

1. JEDEC OUTLINE : MS-001 BB
2. "D", "E1" DIMENSIONS DO NOT INCLUDE MOLD FLASH OR PROTRUSIONS. MOLD FLASH OR PROTRUSIONS SHALL NOT EXCEED 0.010 INCH.
3. e_B IS MEASURED AT THE LEAD TIPS WITH THE LEADS UNCONSTRAINED.
4. POINTED OR ROUNDED LEAD TIPS ARE PREFERRED TO EASE INSERTION.
5. DISTANCE BETWEEN LEADS INCLUDING DAM BAR PROTRUSIONS TO BE 0.005 INCH MINIMUM.
6. DATUM PLANE \square COINCIDENT WITH THE BOTTOM OF LEAD, WHERE LEAD EXIT BODY.

• 20-pin DIP outline dimensions



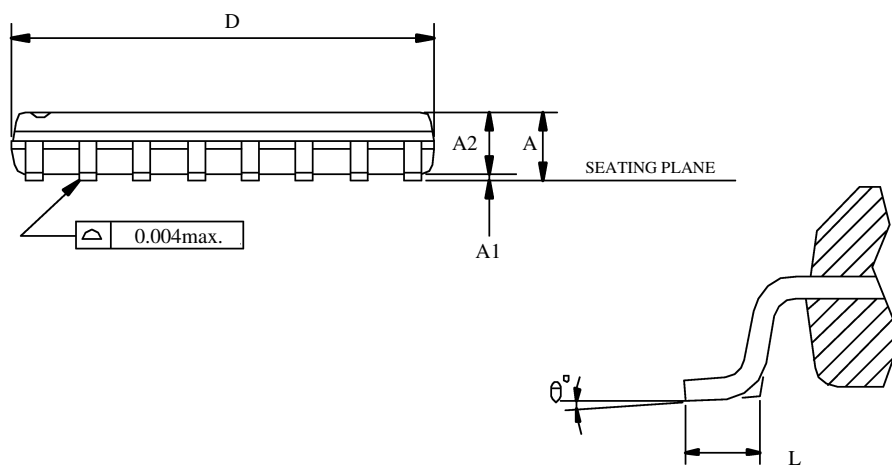
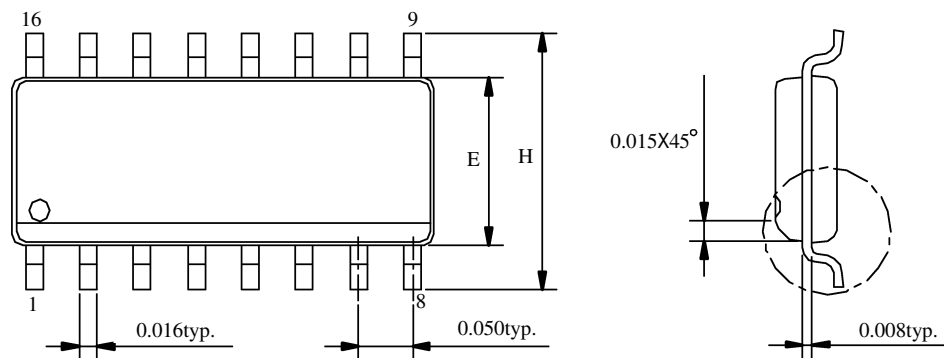
Symbols	MIN.	NOR.	MAX.
A	—	—	0.210
A1	0.015	—	—
A2	0.125	0.130	0.135
D	0.980	1.030	1.060
E	0.300 BSC.		
E1	0.245	0.250	0.255
L	0.115	0.130	0.150
e_B	0.335	0.355	0.375
θ^0	0	7	15

UNIT : INCH

NOTES.

1. JEDEC OUTLINE : MS-001 AD
2. "D", "E1" DIMENSIONS DO NOT INCLUDE MOLD FLASH OR PROTRUSIONS. MOLD FLASH OR PROTRUSIONS SHALL NOT EXCEED 0.010 INCH.
3. e_B IS MEASURED AT THE LEAD TIPS WITH THE LEADS UNCONSTRAINED.
4. POINTED OR ROUNDED LEAD TIPS ARE PREFERRED TO EASE INSERTION.
5. DISTANCE BETWEEN LEADS INCLUDING DAM BAR PROTRUSIONS TO BE 0.005 INCH MINIMUM.
6. DATUM PLANE \square COINCIDENT WITH THE BOTTOM OF LEAD, WHERE LEAD EXIT BODY.

• 16-pin SOP outline dimensions



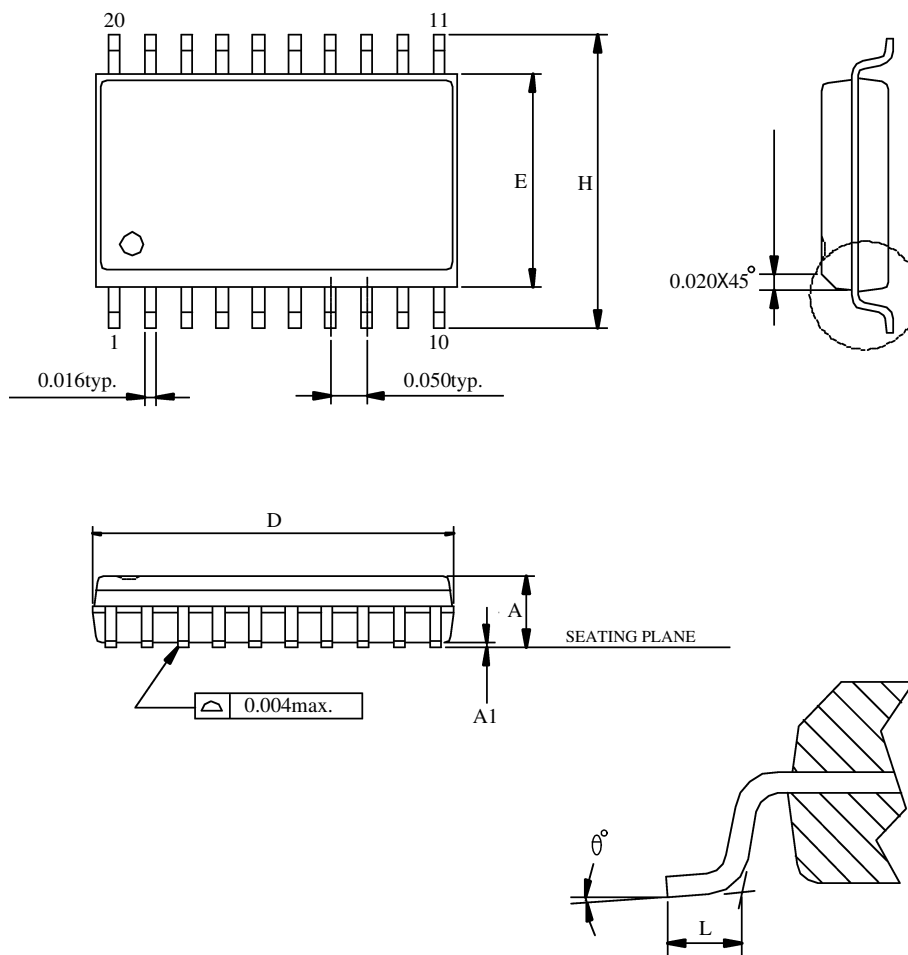
Symbols	MIN.	MAX.
A	0.053	0.069
A1	0.004	0.010
D	0.386	0.394
E	0.150	0.157
H	0.228	0.244
L	0.016	0.050
θ°	0	8

UNIT : INCH

NOTES.

1. JEDEC OUTLINE : MS-012 AC
2. DIMENSIONS "D" DOES NOT INCLUDE MOLD FLASH, PROTRUSIONS OR GATE BURRS. MOLD FLASH, PROTRUSIONS AND GATE BURRS SHALL NOT EXCEED 0.15mm (0.006in) PER SIDE.
3. DIMENSIONS "E" DOES NOT INCLUDE INTER-LEAD FLASH, OR PROTRUSIONS. INTER-LEAD FLASH AND PROTRUSIONS SHALL NOT EXCEED 0.25mm (0.010in) PER SIDE.

• 20-pin SOP outline dimensions



Symbols	MIN.	MAX.
A	0.093	0.104
A1	0.004	0.012
D	0.496	0.508
E	0.291	0.299
H	0.394	0.419
L	0.016	0.050
θ°	0	8

UNIT : INCH

NOTES.

1. JEDEC OUTLINE : MS-013 AC
2. DIMENSIONS "D" DOES NOT INCLUDE MOLD FLASH, PROTRUSIONS OR GATE BURRS. MOLD FLASH, PROTRUSIONS AND GATE BURRS SHALL NOT EXCEED 0.15mm (0.006in) PER SIDE.
3. DIMENSIONS "E" DOES NOT INCLUDE INTER-LEAD FLASH, OR PROTRUSIONS. INTER-LEAD FLASH AND PROTRUSIONS SHALL NOT EXCEED 0.25mm (0.010in) PER SIDE.

* CDT assumes no responsibility for the use of the specification described. CDT reserves the right to modify the product specification without notice.
 (以上規格僅供參考，本公司得逕行修正，不另通知)